

DERWENT-ACC-NO: 1986-088566

DERWENT-WEEK: 198614

COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Coded parameters analyser for PSK or DPSK input signals
- detects zero passages which are displayed in form of
histogram

INVENTOR: PETERSEN, K; POHL, H ; PROTESCHKA, H ; PROTSCHKA, H

PATENT-ASSIGNEE: LICENTIA PATENT-VERW GMBH[LICN] , DEUT AEROSPACE AG[DAIM]

PRIORITY-DATA: 1984DE-3433962 (September 15, 1984)

PATENT-FAMILY:

| PUB-NO | PUB-DATE | LANGUAGE | PAGES | MAIN-IPC |
|---------------|-----------------|----------|-------|-------------|
| DE 3433962 A | March 27, 1986 | N/A | 013 | N/A |
| DE 3433962 C2 | August 19, 1993 | N/A | 006 | G01R 029/00 |

APPLICATION-DATA:

| PUB-NO | APPL-DESCRIPTOR | APPL-NO | APPL-DATE |
|--------------|-----------------|----------------|--------------------|
| DE 3433962C2 | N/A | 1984DE-3433962 | September 15, 1984 |

INT-CL (IPC): G01R023/10, G01R025/00 , G01R029/00 , H04L001/20 ,
H04L027/22

ABSTRACTED-PUB-NO: DE 3433962A

BASIC-ABSTRACT:

The analyser uses a counter (6) for detecting the intervals of zero passages of the input signal as number values. A microprocessor (5) is provided, which respectively stores a specified number of number values corresp. to their value. The most frequently appearing number value (Z180) of the signal frequency (F) is arranged, whereby: $F = k1 \text{ divided by } Z180$ (k1 is a first constant). Number values (ZW) deviating from number value (Z180) are evaluated resulting in phase shifts. From the detected intervals between two identified phase shifts (ZB), the transmission rate is detected, according to the equation: $B = k2 \text{ divided by } ZB$ (k2 is a sec. constant). Number values ZO 0 deg. shifts are detected by the microprocessor (5) from the transmission rate B and the signal frequency. The shift detected values are entered in to a histogram storage (11).

The microprocessor detects the coding procedure from the frequency of the phase shifts in the histogram storage, and the frequency of the number values of the storage are represented as histograms on a display (13) depending on the degree angle of the number values.

USE/ADVANTAGE - Telecommunications. Coding parameters are detected as quickly

①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑫ **Offenlegungsschrift**
⑪ **DE 3433962 A1**

⑳ Aktenzeichen: P 34 33 962.0
㉔ Anmeldetag: 15. 9. 84
㉕ Offenlegungstag: 27. 3. 86

㉙ Int. Cl. 4:
G 01 R 29/00
G 01 R 23/10
G 01 R 25/00
H 04 L 1/20
H 04 L 27/22

DE 3433962 A1

㉚ Anmelder:
Licentia Patent-Verwaltungs-GmbH, 6000 Frankfurt,
DE

㉛ Erfinder:
Petersen, Klaus, Dipl.-Ing.; Pohl, Holger, Dipl.-Ing.,
2390 Flensburg, DE; Protschka, Hans, Dipl.-Ing., 2391
Harrislee, DE

㉞ Analysiergerät zur Bestimmung der Codierparameter eines PSK- oder DPSK-modulierten Eingangssignals

Analysiergerät zur Bestimmung der Codierparameter eines PSK- oder DPSK-modulierten Eingangssignals.
Von dem zu analysierenden Eingangssignal werden mittels eines Zählers die Abstände der Nulldurchgänge des Eingangssignals als Zählwerte ermittelt und von einem Mikroprozessor unter Verwendung ihrer Häufigkeitsverteilung ausgewertet. Dabei werden vom Eingangssignal die Signalfrequenz, die Übertragungsrate und das Codiervorgehen ermittelt und alphanumerisch angezeigt und die Lage der Phasensprünge in Winkelgraden als Histogramm dargestellt.

DE 3433962 A1

3433962

Licentia Patent-Verwaltungs-GmbH
Theodor-Stern-Kai 1
D-6000 Frankfurt 70

PTL-UL/Sar/lh
UL 84/100

Patentansprüche

1. Analysiergerät zur Bestimmung der Codierparameter eines PSK- oder DPSK-modulierten Eingangssignals (DPSK = differential phase shift keying), dadurch gekennzeichnet, daß mittels eines mit einer konstanten Zählfrequenz zählenden Zählers (6) die Abstände der Nulldurchgänge des Eingangssignals als Zählwerte ermittelt werden, daß ein Mikroprozessor (5) vorgesehen ist, der jeweils eine vorgegebene Anzahl von Zählwerten ihrem Wert entsprechend abspeichert (11),
- 05
- 10 daß der am häufigsten auftretende Zählwert (Z_{180}) der Signalfrequenz F zugeordnet wird, wobei

$$F = k_1 / Z_{180} \quad \text{gilt (} k_1 \text{ ist eine erste Konstante)}$$

- 15 daß vom Zählwert (Z_{180}) abweichende Zählwerte (Z_w) als

...

Zählwerte bewertet werden, bei denen Phasensprünge erfolgt sind,

daß aus den ermittelten Abständen zwischen zwei erkannten Phasensprüngen (Z_B) die Übertragungsrate B (Schrittgeschwindigkeit) gemäß der Gleichung

$$B = k_2 / Z_B \quad (k_2 \text{ ist eine zweite Konstante})$$

ermittelt wird,

- 10 daß aus der Übertragungsrate B und der Signalfrequenz F mittels des Mikroprozessors (5) Zählwerte Z_0 von 0°-Phasensprüngen ermittelt werden,
- daß zu Phasensprüngen ermittelte Zählwerte in einem Histogrammspeicher (11) abgelegt werden,
- 15 daß der Mikroprozessor (5) aus der Häufigkeitsverteilung der Phasensprünge im Histogrammspeicher (11) das Codierverfahren ermittelt und
- daß die Häufigkeit der Zählwerte des Histogrammspeichers (11) auf einem Display (13) in Abhängigkeit der zu den
- 20 Zählwerten ermittelten Winkelgraden als Histogramm darstellbar ist.

2. Gerät nach Anspruch 1, dadurch gekennzeichnet, daß die Signalfrequenz F, die Übertragungsrate B und das Codierverfahren auf dem Display alphanumerisch anzeigbar sind.

3. Gerät nach Anspruch 1, dadurch gekennzeichnet, daß der Maßstab für die Häufigkeitsdarstellung einstellbar ist.

30 4. Gerät nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß bei einer vorgegebenen Pegelunterschreitung des Eingangssignals die Auswertung abgebrochen wird und ein einen Signalverlust kennzeichnender Hinweis im Display angezeigt wird.

...

5. Gerät nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß bei anderen als PSK- oder DPSK-Signalen ein einen Signalfehler kennzeichnender Hinweis im Display angezeigt wird.

05

6. Gerät nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß zur Bestimmung der Nulldurchgänge eine Reihenschaltung aus einem Regelverstärker (2), einem Komparator (3) und einem Phasensprungdetektor (4) vorgesehen ist, dessen Ausgangssignale den Interrupteingängen des Mikroprozessors (5) und den Gate-Eingang des Zählers (6) zugeführt sind.

10

7. Gerät nach Anspruch 6, dadurch gekennzeichnet, daß der Phasensprungdetektor (4) zwei D-Flipflops enthält, wobei das eine D-Flipflop auf ansteigende und das andere D-Flipflop auf abfallende Signalflanken reagiert.

15

20

25

30

...

Licentia Patent-Verwaltungs-GmbH
Theodor-Stern-Kai 1
D-6000 Frankfurt 70

PTL-UL/Sar/lh
UL 84/100

Beschreibung

Analysiergerät zur Bestimmung der Codierparameter eines PSK- oder DPSK-modulierten Eingangssignals

Die Erfindung betrifft ein Analysiergerät zur Bestimmung
05 der Codierparameter eines PSK- oder DPSK-modulierten
Eingangssignals.

PSK (phase shift keying)- oder DPSK (differential phase
shift keying)-modulierte Signale werden dort angewendet,
10 wo eine gleichstromfreie Nachrichtenübertragung erforder-
lich ist. Zur Codierung wird ein Trägersignal mit einer
binären, quaternären oder oktonären Codierung niedriger
Schrittgeschwindigkeit verwendet. Bei dem Binär-A-Codier-
verfahren treten Phasensprünge von 0° und 180° auf. Bei
15 fehlender Codierung treten keine Phasensprünge auf.

...

Bei dem Binär-B-Codierverfahren springt die Phasenlage der Signalfrequenz um 90° oder 270° .

Bei dem Quaternär-A-Codierverfahren treten Phasensprünge von 0° , 90° , 180° und 270° und bei dem Quarternär-B-Codierverfahren von 45° , 135° , 215° und 305° auf.

Bei dem Oktonär-A Codierverfahren treten die Phasensprünge im 45° -Raster auf, also von 0° , 45° , 90° , 135° , ..., 305° .

10 Die Analyse eines unbekannten PSK- oder DPSK-modulierten Signals mit Spektrumanalysator, Oszilloskop oder akustisch arbeitenden Einrichtungen ist äußerst zeitaufwendig und ungenau.

15 Der Erfindung liegt daher die Aufgabe zugrunde, ein Analysergerät der eingangs genannten Art anzugeben, das die Codierparameter möglichst schnell und genau ermittelt und übersichtlich anzeigt.

20 Die Erfindung wird durch die im kennzeichnenden Teil des Anspruchs 1 genannte Erfindung gelöst. Es ist nunmehr möglich, das Codierverfahren anhand eines von dem Gerät angezeigten Histogramms zu erkennen und zu überprüfen. Vorteilhafte Ausgestaltungen und Weiterbildungen der

25 Erfindung sind in den Unteransprüchen angegeben.

Bei Ausgestaltung der Erfindung nach Anspruch 2 sind sämtliche interessierende Parameter des Codierverfahrens direkt ablesbar. Die Weiterbildung der Erfindung nach

30 Anspruch 3 erlaubt den Maßstab des Histogramms zu reduzieren, so daß die Beurteilung des Codierverfahrens, insbesondere wenn eine zu große den Anzeigebereich überschreitende Anzahl von Zählwerten aufgetreten ist, verbessert

...

wird. Die Ansprüche 6 und 7 geben vorteilhafte Schaltungsmaßnahmen zur Realisierung des Analysiergerätes an.

Die Erfindung wird nun anhand eines Ausführungsbeispiels
05 und Zeichnungen näher erläutert. Es zeigen im einzelnen:

FIG. 1 Blockschaltbild eines Analysiergerätes gemäß der Erfindung;

10 FIG. 2 Anzeige eines Binär-A-DPSK-Signals;

FIG. 3 Anzeige eines Binär-B-DPSK-Signals;

FIG. 4 Anzeige eines Quaternär-A-DPSK-Signals.

15 In FIG. 1 ist beispielsweise das Blockschaltbild eines DPSK-Analysiergerätes gemäß der Erfindung dargestellt. Das an den Eingang E geschaltete zu analysierende Signal gelangt über einen Tiefpaß 1, einem Regelverstärker 2,
20 einem Komparator 3 zu einem Phasensprungdetektor 4, dessen Ausgänge mit zwei Interrupteingängen eines Mikroprozessors 5 und dem Gateeingang eines Zählers 6 verbunden sind. Der jeweilige Zählerstand des Zählers 6 kann in einem Datenspeicher des Zählers 6 gespeichert werden.

25 An den Mikroprozessor 5 sind über einen Adressbus A zwei Adressdecoder 8 und 9, ein Programmspeicher 10 (EPROM), ein löschbarer Speicher 11 (RAM) und eine Einrichtung zur Generierung der von einem Display 13 darzustellenden Zeichen, sowie der Zähler 6 über Adress-Steuerleitungen AS,
30 Steuerleitungen C und Datenleitungen D angeschlossen. Zur manuellen Steuerung des Mikroprozessors 5 mit START, STOP- oder WEITER-Befehlen dient die Steuereinheit 14.

...

Der Tiefpaß 1 hat die Aufgabe, das Eingangssignal von hochfrequenten Störspannungen zu befreien. Er wird zweckmäßigerweise als aktiver Tiefpaß ausgebildet, was den Vorteil hat, daß er seine Eigenschaften bei unterschiedlichen Belastungen beibehält und außerdem sehr raumsparend realisiert werden kann.

Der Regelverstärker 2 ist so ausgelegt, daß er über den gesamten Eingangsspannungsbereich eine konstante Ausgangsspannung von beispielsweise ± 10 V abgibt. Der nachgeschaltete Komparator 3 bildet aus dem Ausgangssignal des Regelverstärkers 2 ein Rechtecksignal. Die Schwellenwerte des Komparators 3, die beispielsweise bei etwa $\pm 0,5$ V liegen können, sind zweckmäßigerweise von der Außenseite des Gerätes her einstellbar, so daß ein Schalten des Komparators nur dann erfolgt, wenn ein den Betrag der Rausch- oder Störspannungen hinreichend überschreitendes Nutzsinal am Eingang E vorliegt. Der Phasensprungdetektor 4 enthält zwei D-Flipflops und weitere logische Schaltkreise und erzeugt monostabile und statische Steuersignale. Das eine D-Flöipflop reagiert auf ansteigende Signalfanken, das andere auf abfallende Signalfanken. Die Ausgangssignale des Phasensprungdetektors steuern, nach Vorzeichen der Signalfanken getrennt, die beiden Interrupt-Eingänge des Mikroprozessors 5 und, zu einem Steuersignal zusammengefaßt, den Gate-Eingang des Zählers 6.

Die Signale am Gate-Eingang des Zählers 6 stoppen jeweils den Zählvorgang des Zählers 6, laden den Zählwert in einen Datenspeicher des Zählers 6 und starten sofort wieder den Zählvorgang des Zählers.

Ein Interrupt-Signal bewirkt, daß der Mikroprozessor den Datenspeicher des Zählers 6 ausliest und auswertet.

Die Zählfrequenz des Zählers 6 wird von der quarzgesteuerten Mikroprozessor-Taktfrequenz abgeleitet und kann
05 beispielsweise 1 MHz betragen.

Im Ausführungsbeispiel sollen die Frequenzen F des Eingangssignals, die Übertragungsrate B , das Codierverfahren
10 V und das Histogramm der ermittelten Phasensprünge in Abhängigkeit von den Winkelgraden W , zu den die Phasensprünge gehören, dargestellt werden. Hierzu veranlaßt der Mikroprozessor 5, daß jeweils eine vorgegebene Anzahl von Zählwerten des Zählers 6 eingelesen und vom löschbaren
15 Speicher 11 (RAM), der als Datenspeicher dient, abgespeichert werden. Das Programm für den Arbeitsablauf des Mikroprozessors 5 liefert der Programmspeicher 10 (EPROM) in Verbindung mit der manuellen Steuerung über die Einheit
14.

20 Als vorgebbare Anzahl von abzuspeichernden und auszuwertenden Zählwerten kann die Anzahl der Nulldurchgänge oder mit Vorteil auch die Anzahl der von den Zählwerten Z_{180} abweichenden Zählwerten Z_W verwendet werden. Der Mikro-
25 prozessor kann auch in vorteilhafter Weise so programmiert werden, daß er z.B. mindestens 1000 Zählwerte Z_{180} und/oder mindestens 250 Zählwerte Z_W einliest.

Die am häufigsten auftretenden Zählwerte Z_{180} werden der
30 Frequenz des Eingangssignals zugeordnet, wobei

$$F = k_1 / Z_{180} \quad \text{gilt (} k_1 \text{ ist eine erste Konstante).}$$

...

Die kleinsten Zählwerte Z_B , die zwischen zwei erkannten Phasensprüngen auftreten, werden vom Mikroprozessor dazu ausgenutzt, die Schrittgeschwindigkeit der Signalübertragung, also die Übertragungsrate B zu bestimmen. Hierzu
05 gilt:

$$B = k_2 / Z_B \quad (k_2 \text{ ist eine zweite Konstante}).$$

Aus der Übertragungsrate B und der Signalfrequenz F kann
10 nun der Mikroprozessor mit Hilfe der Zählwerte die
 $\geq 2 \cdot Z_{180}$ sind 0° -Phasensprünge ermitteln, die bei ganzzahligen Vielfachen von $2 \cdot Z_{180}$ auftreten müssen. Die Anzahl der so erkannten 0° -Phasensprünge werden ebenso wie die zur Anzahl der bei Phasenwinkeln $>0^\circ$ aufgetretenen
15 Phasensprünge vom Mikroprozessor in einem Histogrammspeicher, der ebenfalls im Speicher 10 enthalten ist und der feste Zählwert-Bereiche aufweist, abgelegt.

Aus der Häufigkeitsverteilung der Phasensprünge und ihren
20 zugeordneten Phasenwinkeln ermittelt der Mikroprozessor das Codierverfahren. Tritt z.B. ein erstes Maximum der Phasensprünge bei 90° und ein zweites Maximum bei 270° auf, so folgt hieraus, daß das Eingangssignal binär-B-codiert ist.

25 Für die Anzeige der ermittelten Parameter des zu untersuchenden Eingangssignals ist im Ausführungsbeispiel ein Display 13 vorgesehen, das von einer Display-Interface-Einheit 12 gesteuert wird. Die Einheit 12 umfaßt einen
30 Datenspeicher, in den von dem Mikroprozessor die anzuzeigenden Daten und Symbole eingeschrieben werden und einen Interface-Baustein, der ständig den Datenspeicher aus-

liest, die Datenwerte - dem verwendeten Display angepaßt - umformatiert und seriell an das Display 13 weitergibt.

- Im Display 13 findet die für die Anzeige erforderliche
- 05 Umwandlung der seriell gelieferten Daten statt. Die Anzeige der Daten, z.B.
- der Signalfrequenz F ,
- der Übertragungsrate B und
- des Codierverfahrens V sowie
- 10 die Anzeigen "Signalverlust" und "Signalfehler" erfolgen ium Ausführungsbeispiel in alphanumerischer Form. Die Häufigkeitsverteilung der Phasensprünge wird als Histogramm dargestellt, dessen Maßstab für die Häufigkeitsdarstellung zweckmäßigerweise einstellbar ist, so daß
- 15 Anzeigebereich-Überschreitungen vermieden werden können.

Gegebenenfalls ist es auch vorteilhaft, bei Überschreitung der Anzeigebereichsgrenze eine automatische Maßstabsänderung vorzusehen.

- 20 Die Histogramm-Darstellung erlaubt eine schnelle Überprüfung des alphanumerisch angezeigten Codierverfahrens sowie Rückschlüsse darauf, ob es sich um ein PSK- oder ein DPSK-moduliertes Eingangssignal handelt.

- 25 Zur Vermeidung der Auswertung von gestörten Eingangssignalen oder solchen mit schwankenden Signalpegeln, ist es vorteilhaft, einen Signaldetektor 7 vorzusehen, dessen Ausgang mit einem weiteren Interrupt-Eingang des Mikroprozessors 5 verbunden ist und dessen Ausgangssignal bei
- 30 einer vorgegebenen Pegelunterschreitung des Eingangssignals die Signalauswertung abbricht und den Mikroprozessor

...

veranlaßt, ein ein Signalverlust kennzeichnendes Zeichen -
das auch ein Schriftzug sein kann - auf dem Display 13
erscheinen zu lassen.

- 05 Die Figuren 2 bis 4 zeigen als Beispiele vom Display
erzeugte Histogramme eines
binär-A-DPSK-codierten (FIG. 2),
binär-B-DPSK-codierten (FIG. 3) und
quaternär-A-DPSK-codierten (FIG. 4) Eingangssignals mit
10 alphanumerischer Anzeige der Frequenz F , der Übertragungs-
rate B und des Codierverfahrens V . Angezeigte Phasenwinkel
dicht bei den Soll-Winkeln lassen auf die Qualität des
Eingangssignals schließen. Im übrigen sprechen die Histo-
gramme für sich selbst, so daß keine weiteren Erläuterun-
15 gen hierzu erforderlich sind.

20

25

30

Nachgereicht

- 13 -
1/2

Nummer:
Int. Cl.4:
Anmeldetag:
Offenlegungstag:

34 33 962
G 01 R 29/00
15. September 1984
27. März 1986

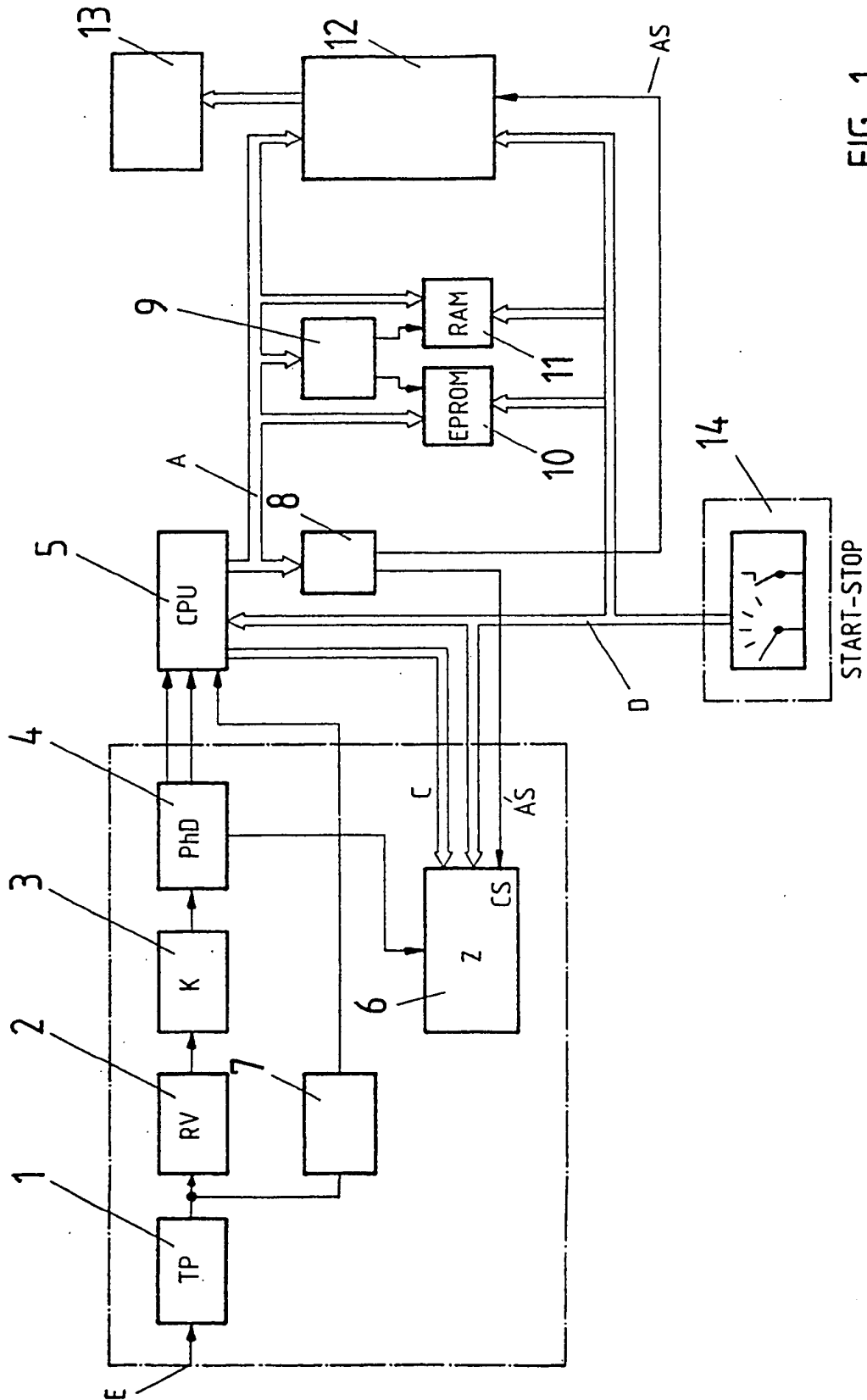


FIG. 1

2/2

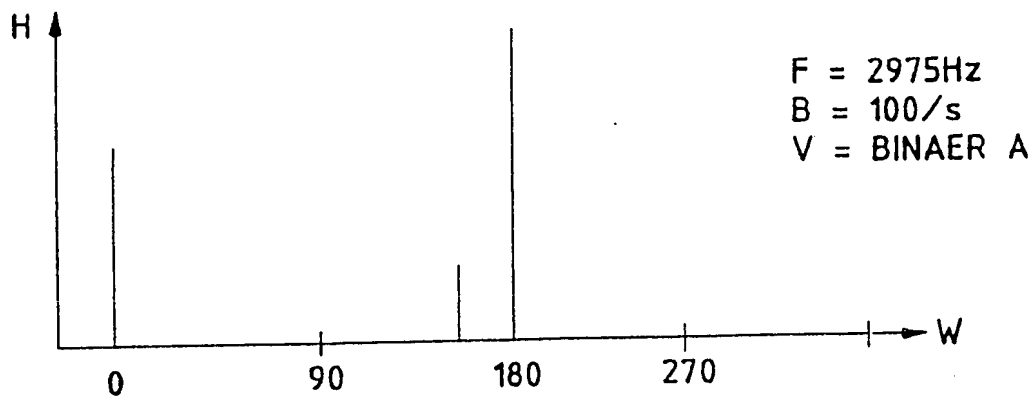


FIG. 2

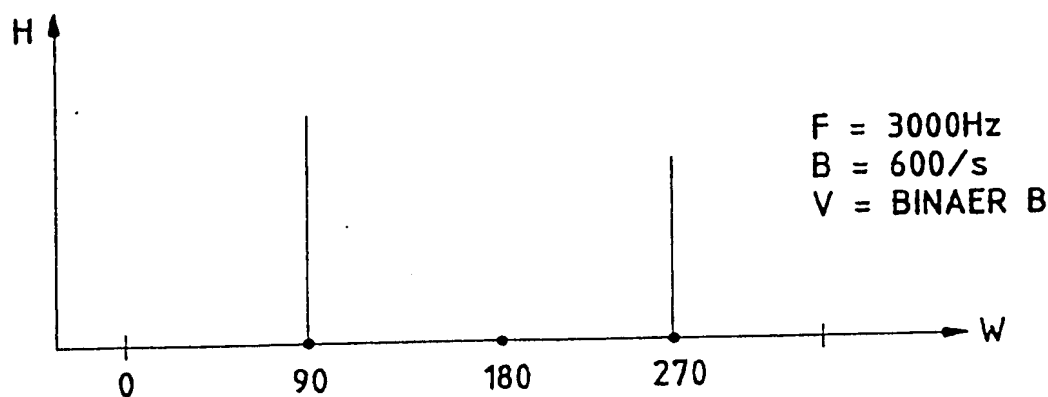


FIG. 3

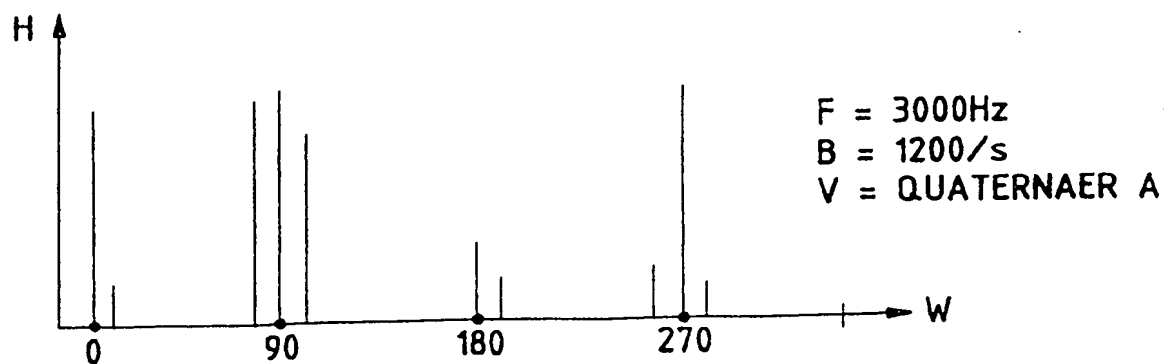


FIG. 4